

**This Page Is Inserted by IFW Operations  
and is not a part of the Official Record**

## **BEST AVAILABLE IMAGES**

**Defective images within this document are accurate representation of  
The original documents submitted by the applicant.**

**Defects in the images may include (but are not limited to):**

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



COPY OF PAPERS  
ORIGINALLY FILED

PATENT  
Docket No. JCLA7468  
page 1

**IN THE UNITED STATE PATENT AND TRADEMARK OFFICE**

In re application of : JING-RUNG WANG et al.

Application No. : 10/053,309

Filed : January 16, 2002

METHOD OF SYNCHRONIZING  
OPERATION FREQUENCIES OF CPU AND  
SYSTEM RAM IN POWER MANAGEMENT

For : PROCESS

Examiner :

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

Sir:

Transmitted herewith is a certified copy of Taiwan Application No. 90120584 filed on August 22, 2001.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA7468).

Date:

5/6/2002

By:

Jiawei Huang  
Registration No. 43,330

**Please send future correspondence to:**

J. C. Patents  
4 Venture, Suite 250  
Irvine, California 92618  
(949) 660-0761

**Certificate of Mailing**  
I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

May 6 2002

(Date)

Jiawei Huang, Reg. No. 43,330

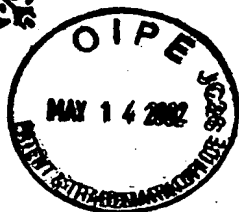
**RECEIVED**

MAY 20 2002

Technology Center 2100

3047468

10/053.309



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified here

申請日：西元 2001 年 08 月 22 日  
Application Date

申請案號：090120584  
Application No.

申請人：威盛電子股份有限公司 Technology Center 2100  
Applicant(s)

RECEIVED

MAY 20 2002

局長

Director General

陳明邦

發文日期：西元 2002 年 2  
Issue Date

發文字號：0911100254  
Serial No.

申請日期	
案 號	
類 別	

A4  
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	在電源管理程序中同步處理器與系統隨機存取記憶體操作頻率的方法
	英 文	
二、發明人 創作	姓 名	王景容
	國 籍	中華民國
	住、居所	台北縣新店市中正路 533 號 8 樓
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

裝

訂

線

四、中文發明摘要（發明之名稱：

在電源管理程序中同步處理器與系統隨機存取記憶體操作頻率的方法

本發明揭露在一電源管理程序中，同步化處理器與系統隨機存取記憶體操作頻率的控制方法。一電源管理程序乃是經由一電源管理事件所產生之一系統中斷而起始。在晶片組發出中斷控制訊號至處理器後，處理器便會進入系統管理模式而執行中斷服務程式。與系統隨機存取記憶體設定無關的中斷服務程式將會先被執行，接著 BIOS 程式化晶片組之蔭影隨機存取記憶體控制暫存器，以致能 BIOS 唯讀記憶體。程式以一遠程跳躍指令跳至 BIOS 唯讀記憶體之一預定的記憶位址處，在其中儲存一系統隨機存取記憶體變頻程式，以開始執行系統隨機存取記憶體變頻程式。這將使得在電源管理程序期間之處理器與系統隨機

英文發明摘要（發明之名稱：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

## 四、中文發明摘要（發明之名稱：

存取記憶的頻率為一致，以消除在電源管理程序中因處理器與系統隨機存取記憶體頻率之不一致性所導致之系統不穩定。

## 英文發明摘要（發明之名稱：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

## 五、發明說明 ( | )

本發明有關於一種在一進階組態電源介面(advanced configuration power interface, ACPI)電腦系統中的電源管理程序，特別是有關於在系統管理模式(system management mode, SMM)下執行電源管理程序期間，藉由將系統隨機存取記憶體與處理器的運作頻率同步化，而增加系統在執行電源管理程序時的穩定度。

已知的電源管理技術，如進階電源管理(advance power management, APM)，其已經普遍實施在個人電腦上。對現今的電腦系統而言、大部份的系統 BIOS 與作業系統都已經有支援電源管理的功能。而電源管理程序乃是經由儲存在系統唯讀記憶體(system ROM)中的 BIOS 程式指令來完成。當一電源管理事件或一電源組態事件(如由一”工作”狀態轉變成一”睡眠”狀態的請求)發生時，在舊版的電腦作業系統(legacy OS system)上，電源管理事件或電源組態事件一般而言會產生一種作業系統透通(OS-transparent)的中斷，稱之為系統管理中斷(system management interrupt, SMI)。BIOS 會經由系統管理中斷而收到中斷事件的通知。在事件發生時，於作業系統通知所有作業系統等級的裝置驅動程式(OS level device driver)後，BIOS 會與作業系統溝通，而產生一系統管理中斷至處理器(CPU)以將控制權由作業系統傳給系統 BIOS。系統 BIOS 將會負責處理必要的軟體狀態資訊與控制相關的硬體以完成所請求的動作。在系統因一喚醒事件(wake-up event)發生而醒來時，BIOS 再度經由一系統管理中斷而收到通知，並且在將控制權還給

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(乙)

作業系統前，執行所有必要的硬體狀態資訊回復動作。

在較新的進階組態電源介面(ACPI)電腦系統上，當一電源管理事件或一電源組態事件發生時，一般而言會產生一種必須要為可分享(shareable)且可為作業系統見到(OS-visible)的中斷，稱之為系統控制中斷(system control interrupt, SCI)。作業系統會導引所有的系統與裝置的電源狀態變化。現今 ACPI 已成為作業系統導向組態與電源管理(operating system directed configuration and power management, OSPM)之關鍵元件。

ACPI 包含一些列表、一 BIOS 與硬體暫存器。ACPI 列表(定義區塊)乃是用以敘述系統狀態資訊以及控制方法。ACPI BIOS 乃是系統韌體的一部份，其完成了 ACPI 所指定之列表、睡眠、喚醒、重設運作的介面，以及儲存 ACPI 列表的永久改變。ACPI 暫存器乃是用來儲存與傳遞硬體與韌體以及 ACPI 驅動程式間的事件資訊。ACPI 驅動程式是一種作業系統等級的軟體程式，其乃是用以協調工作狀態與睡眠狀態之間的交易。

ACPI 規格定義了一種整體工作狀態(global working state)G0，在其中主機處理器可執行 BIOS 指令。在這個狀態下，週邊裝置可動態地改變自身的電源狀態。ACPI 規格亦定義了一種整體睡眠狀態(global sleeping state)G1。在 G1 狀態下，處理器將不會執行任何使用者模式線程(user mode thread)。G1 狀態包含了 S1-S5 等五種電腦系統的睡眠狀態，在其中 S3 睡眠狀態(對於舊版的 APM 作業系統而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線



## 五、發明說明(3)

言，乃是稱作 STR 狀態，其為 suspend to RAM 的縮寫)乃是定義除了保留系統記憶體之外的電源皆不存在。當系統進入睡眠狀態前，BIOS 會將系統所有系統硬體裝置(包含處理器、快取記憶體以及晶片組)的組態資訊及內容(context)等存入系統記憶體中的系統管理隨機存取記憶體(system management RAM, SMRAM)中，而僅保留供給系統記憶體的電源以及供給南橋晶片組(south bridge chipset)的一低電源(約為 5V)。當喚醒事件被偵測到的時候，BIOS 將依據儲存在系統管理隨機存取記憶體中的資訊，而恢復所有硬體裝置的組態設定與致能硬體裝置的運作。

然而，在進行電源管理程序期間，若是系統隨機存取記憶體與處理器的操作頻率不相同，則極有可能因處理器與系統隨機存取記憶體操作頻率不一致，導致處理器的運作無法與系統隨機存取記憶體的運作無法同步。更嚴重者，電腦系統可能會在進行電源管理程序期間當機。

因此有其需要提供一種在電源管理程序中調整系統隨機存取記憶體的方法，使得處理器的操作頻率與系統隨機存取記憶體的的操作頻率一致，進而增加電腦系統的穩定性。

根據本發明的電源管理程序，為了在電源管理程序中同步處理器與系統隨機存取記憶體之操作頻率，一系統隨機存取記憶體變頻程式乃是儲存在 BIOS 唯讀記憶體之一預定的記憶位址上。當一電源管理事件發生後，一系統中斷被產生且使得 BIOS 程式被啟動，以驅使處理器進入系

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(4)

統管理模式操作。當處理器進入系統管理模式操作時，系統隨機存取記憶體之一記憶位址區段將被提供做為一系統管理隨機存取記憶體(SMRAM)，而將無關系統隨機存取記憶體設定的中斷服務程式於該系統管理隨機存取記憶體中執行。接著 BIOS 程式化蔭影隨機存取記憶體控制暫存器，以致能 BIOS 唯讀記憶體，使得程式的執行遠程跳躍到 BIOS 唯讀記憶體之儲存系統隨機存取記憶體變頻程式的預定記憶位址上，以開始執行系統隨機存取記憶體變頻程式。

在將系統隨機存取記憶體的操作頻率調整至與處理器的操作頻率一致後，BIOS 將存取儲存於特殊 I/O 位址上的電源管理控制命令，以驅使電腦系統進入一特定的睡眠狀態。

當一喚醒事件發生時，BIOS 將自 CPU 的重設向量開始執行開機自我測試程序(POST)，以規劃、起始以及致能處理器與晶片組以及記憶體等硬體裝置。一系統中斷將再度被請求而驅使處理器進入系統管理模式操作。在系統管理模式，BIOS 將驅動處理器以執行其它必要的回復程序。在所有的回復程式執行完畢後，程式的執行將跳躍至作業系統的喚醒向量(waking vector)，以將控制權還給作業系統。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

## 五、發明說明 ( 5 )

第 1 圖為電腦系統之一方塊圖；

第 2 圖為電腦系統的一系統位址地圖；

第 3 圖與第 4 圖分別顯示根據本發明在 ACPI 作業系統中的一電源暫停(suspend)程序以及一電源回復(resume)程序；以及

第 5 圖與第 6 圖分別顯示根據本發明在舊版 APM 作業系統中的一電源暫停(suspend)程序以及一電源回復(resume)程序。

標號說明：

1: ACPI 電腦系統

101: 處理器

102: 系統隨機存取記憶體

103: 第一系統匯流排

104: 第二系統匯流排

105: 晶片組

106: I/O 控制電路

107: BIOS 唯讀記憶體

108: 插槽

109: 主機控制器

### 較佳實施例說明

請參見第 1 圖，其顯示一 ACPI 電腦系統 1 的方塊圖。如第 1 圖所示，ACPI 電腦系統 1 至少包含一處理器(CPU)101 如一 Intel Pentium 處理器或一 AMD Athlon 處理器、一系統隨機存取記憶體(system RAM)102、一晶片組

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(6)

(chipset)105、一主機控制器(host controller)109 以及一 BIOS 唯讀記憶體(BIOS ROM)107。ACPI 電腦系統 1 提供了一匯流排系統，用以使各種週邊裝置能夠互相連接而彼此間可藉此溝通。電腦系統 1 之匯流排系統主要包含一第一系統匯流排 103，較佳者可為一 PCI (peripheral component interconnect) 匯流排，以及一第二系統匯流排 104，較佳者可為一 ISA (industrial standard architecture) 匯流排或一 LPC (low pin count) 匯流排。I/O 控制電路 106 可提供如鍵盤、並列埠、串列埠、滑鼠、軟碟機與系統匯流排溝通之一介面。ACPI 電腦系統 1 亦提供複數個系統匯流排插槽 108，用以插置系統匯流排週邊裝置，如一 SCSI 控制卡等。主機控制器 109 乃是用以協調處理器 101、系統隨機存取記憶體 102 與第一系統匯流排 103 之間的資料傳輸。BIOS 唯讀記憶體 107 儲存了用以起始電腦與啟動並載入作業系統的程式指令。晶片組 105 亦包含一橋接電路(bridge circuit，未顯示)，用以將第二系統匯流排 104 耦接到第一系統匯流排 103。晶片組 105 更進一步地包含一晶片致能電路(chip enable circuit，未顯示)，其受處理器 101 控制可發出一唯讀記憶體晶片選擇訊號(ROMCS#)，以選擇性地致能與禁能 BIOS 唯讀記憶體 107 的運作。BIOS 唯讀記憶體 107 包含一晶片致能輸入接腳(為簡化說明起見，其並未顯示於相關圖示中)，以接收唯讀記憶體晶片致能訊號來致能 BIOS 唯讀記憶體 107 的運作，使得處理器 101 可讀取 BIOS 唯讀記憶體 107 上的資料。

## 五、發明說明 ( 17 )

請參見第 2 圖之一電腦系統的系統位址地圖。自位址 0 至 9FFFF 的記憶位址區段(segment)，傳統上乃是指定給 DOS 作業系統使用的傳統記憶體。自位址 A0000H 至 BFFFFH 之 128K 大小的記憶位址區段，其稱為 A/B 區段，乃是用來當做視訊隨機存取記憶體(video RAM)。當 CPU 進入系統管理模式(SMM)運作時，這個記憶體位址區段亦可當做一系統管理隨機存取記憶體(system management RAM, SMRAM)。自位址 F0000H 至 FFFFFH 之 64K 大小的記憶位址區段，其稱為 F 區段，乃是用來做為供系統 BIOS 讀取的記憶位址區段。超過 1M 記憶體區間的記憶空間，稱為延伸記憶體區域(extended memory area)。

在底下說明中所使用的名詞與相關的技術用語，將在此間為之定義與解釋，而可為熟習該項技藝者所能充份瞭解。

1. BIOS 蔭影(BIOS shadowing): 在 BIOS 的一般設定程序中，其會驅使處理器執行一段”開機自我測試”(power-on self test, POST)的指令集。POST 程序可包含如檢查系統隨機存取記憶體、週邊裝置等程式。在一部份的 POST 程序中，BIOS 唯讀記憶體上的資料會完整的複製一份到系統隨機記憶體中。這種程序有時可稱為”BIOS 蔭影(BIOS shadowing)”。使用 BIOS 蔭影的優點在於，對系統隨機存取記憶體而言，其資料存取時間一般而言會少於 BIOS 唯讀記憶體的資料存取時間，使得處理器可以較快速地執行

## 五、發明說明(8)

BIOS 程式指令。另外一個優點是在於儲存在 BIOS 唯讀記憶體上的資料可能為一經過壓縮的形式，則必需要先複製到系統隨機存取記憶體上進行解壓縮後，處理器方能存取。在系統隨機存取記憶體中，與 BIOS 唯讀記憶體的記憶體空間互相重疊之一部份的記憶體空間，其乃是做為一“蔭影隨機存取記憶體(shadow RAM)”來使用。當 BIOS 唯讀記憶體上的資料被複製或“蔭影”到系統隨機存取記憶體上後，其會被解壓縮(如果有必要的話)並被複製到蔭影隨機存取記憶體上。此時，處理器開始自與 BIOS 唯讀記憶體位址相對應的系統隨機存取記憶體位址執行指令。應注意的是。在 BIOS 唯讀記憶體上的資料被複製或“蔭影”到系統隨機存取記憶體之後，晶片組之晶片致能電路會禁能 BIOS 唯讀記憶體。一般而言，BIOS 程式的蔭影隨機存取記憶體乃是居住在系統隨機存取記憶體的 F 區段(即代表自 F0000H-FFFFFH 的記憶體空間)。然而，當系統管裡中斷事件發生後，晶片組發出一 SMI#控制訊號至處理器，而驅使處理器進入系統管理模式。當處理器進入系統管理模式操作時，用以儲存系統管理中斷處理程式(SMI handler routine)的系統管理隨機存取記憶體(SMRAM)一般而言乃是居住在系統隨機存取記憶體的 A/B 區段(即代表自 A0000H-BFFFFH 的記憶體空間)。關於 BIOS 蔭影隨機存取記憶體與系統管理隨機存取記憶體，其乃是由晶片組上的蔭影隨機存取記憶體控制暫存器(shadow RAM control register)來控制晶片組中的解碼器(未顯示出)，以解碼出合適的記憶空

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(9)

間而產生。

2. BIOS I/O 陷阱(BIOS I/O trap): 當有電源管理事件發生時, OSPM 不將電源管理控制命令直接設入電源管理控制暫存器所在的 I/O 位址, 而將電源管理控制命令設定在一未使用之特定 I/O 位址範圍內, 並利用一 I/O TRAP 機制來產生 I/O 陷阱。一般而言, OSPM 會將所欲設定的電源管理控制命令之 I/O 位址, 經由設入可程式化晶片選擇暫存器[programmable chip select register, 一般而言包含兩個暫存器: programmable chip select 0 (PCS0)與 programmable chip select 1 (PCS1)]來設定 I/O 陷阱位址, 而將電源管理控制命令儲存在所設定的 I/O 位址。當 OSPM 將這些電源管理控制命令, 如 sleep type (SLP\_TYP)與 sleep enable (SLP\_EN)的設定值設定在未使用的 I/O 位址後, 一 SMI 控制訊號便由晶片組發出至處理器, 使得處理器進入系統管理模式(SMM)操作。當 BIOS 利用 I/O 指令存取這些 I/O 位址時, 便會執行這些電源管理控制命令而進入一特定的睡眠狀態。

關於本發明之電源管理程序, 將可由第 3 圖至第 6 圖的流程圖配合第 2 圖的系統位址地圖而詳盡地解說。第 3 圖說明根據本發明在 ACPI 作業系統中的電源暫停(suspend)程序, 而第 4 圖說明根據本發明在 ACPI 作業系統中的電源回復(resume)程序。根據本發明之在 ACPI 作業

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(10)

系統中的電源暫停(suspend)程序乃是由步驟 300 開始。在步驟 301 中，ACPI 作業系統會持續偵測是否有電源管理事件發生。在步驟 302，若有一電源管理事件發生，OSPM 會將相關的電源管理控制命令設入所欲設定之未使用的 I/O 位址。在步驟 303 中，OSPM 利用可程式化晶片選擇暫存器(PCS0 與 PCS1)來設定 I/O 陷阱位址，使得往後 BIOS 以 I/O 機制存取這些 I/O 位址時，便可執行這些電源管理控制命令而進入一特殊的睡眠狀態。在設定 I/O 陷阱之後，在步驟 304 一系統控制中斷(SCI)便會經由晶片組發出一 SCI#控制訊號至一處理器而產生，以驅使處理器進入系統管理模式來操作。一般而言，當一電源管理事件發生時，其代表一硬體中斷會被起始。ACPI 作業系統使用系統控制中斷處理器(SCI interrupt handler)回應這個事件，而舊版作業系統(legacy OS system)使用如系統管理中斷處理器(SMI interrupt handler)這種透過中斷處理程式來回應這個事件。ACPI 作業系統會經由系統控制中斷通知 BIOS 有電源管理中斷事件(系統控制中斷事件)發生，並將控制權傳回給 BIOS，由 BIOS 負責電源管理程序的運作。除此之外，在系統控制中斷產生後，狀態暫存器(SR)與程式計數器(PC)等資料結構的現存值將會被推入堆疊(stack)中儲存起來。

在處理器發出確認訊號以回應 SCI#控制訊號後，處理器會便存取系統管理隨機存取記憶體(SMRAM)上的資料。處理器會跳至系統管理隨機存取記憶體中之一位址以執行系統控制中斷處理程式(SCI handler routine)。並且，



## 五、發明說明 ( | | )

系統控制中斷處理程式會根據系統控制中斷的發生因素來啟動系統控制中斷服務程式(SCI service routine)。根據本發明之 ACPI 電腦系統之晶片組，更包含一解碼器(未顯示出)以及蔭影隨機存取記憶體暫存器(shadow RAM control register)。通常 BIOS 會程式化蔭影隨機存取記憶體暫存器，以將系統隨機存取記憶體的 F 區段解碼出來給一般 BIOS 程式使用。系統隨機存取記憶體的 A/B 區段係做為系統管理隨機存取記憶體，以提供予執行系統控制中斷服務程式。值得注意的是，系統記憶體的 A/B 區段與 F 區段皆是無法快取的(non-cacheable)。

在步驟 305 中，與系統隨機存取記憶體設定無關的服務程式會在系統隨機存取記憶體的 A/B 區段先執行。接下來在步驟 306 中，BIOS 會程式化晶片組的蔭影隨機存取記憶體控制暫存器，以關閉系統記憶體中之 BIOS 蔭影記憶體，而發出唯讀記憶體晶片選擇訊號(ROMCS#)訊號以由 BIOS 唯讀記憶體讀取資料。BIOS 會程式化蔭影隨機存取記憶體控制暫存器來致能 BIOS 唯讀記憶體，以便由 BIOS 唯讀記憶體的 F 區段(其為自 F0000H-FFFFH 的記憶空間)讀取資料。在步驟 307 中，一系列的 BIOS 程式碼，其係用來改變系統隨機存取記憶體的頻率，乃是居住於 BIOS 唯讀記憶體的 F 區段。當蔭影隨機存取記憶體控制暫存器致能 BIOS 唯讀記憶體時，中斷服務程式的執行便會遠程跳躍至 BIOS 唯讀記憶體之 F 區段的起始位址(F000H)，以開始執行系統隨機存取記憶體變頻程式，俾以同步化系統

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明 (12)

隨機存取記憶體與處理器的操作頻率。

在系統隨機存取記憶體變頻程式執行完畢後，於步驟 308，BIOS 存取先前所設定的 I/O 陷阱位址，而啟動電源管理控制命令。如此一來，ACPI 電腦系統便會進入相對應的睡眠狀態，如 S3 睡眠狀態。最後，本發明之 ACPI 作業系統中的電源暫停程序將於步驟 309 結束。

根據本發明在 ACPI 作業系統中的電源回復(resume)程序將可由第 4 圖之流程圖配合以下說明而充份地解說。本發明之電源回復程序係由步驟 400 開始。在步驟 401，一喚醒事件(wake-up event)會被偵測出。接著，於步驟 402 中，BIOS 將會自處理器的重設向量(CPU's reset vector)開始執行 POST 程序。在 POST 程序中，於步驟 402 BIOS 將會程式化處理器的起始開機組態、起始化快取控制器與記憶體控制器、規劃快取記憶體、致能快取記憶體與記憶體控制器、起始化晶片組等作業。在步驟 403 中，BIOS 會經由儲存於系統管理隨機存取記憶體(SMRAM)中的硬體裝置狀態資訊，而回復晶片組與系統隨機存取記憶體的運作。接下來在步驟 404 中，喚醒事件會驅使晶片組產生一 SCI#控制訊號至處理器。在處理器發出確認訊號回應 SCI#控制訊號後，處理器便會進入系統管理模式(SMM)操作。在步驟 405 中，在執行系統控制中斷服務程式的階段，所有的硬體暫存器的狀態資訊將會被回復至起始開機的狀態。在步驟 406 中，當 BIOS 已經規劃與起始所有硬體裝置後，程式將自系統控制中斷返回 BIOS 程式。在步驟 407 中，BIOS

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (13)

程式將經由跳躍至 OSPM 的喚醒向量(OSPM waking vector)而將控制權還給 ACPI 作業系統。最後，本發明之 ACPI 作業系統中的電源回復程序將於步驟 408 結束。

關於在舊版的 APM 作業系統中之電源暫停(suspend)程序以及電源回復(resume)程序，可參照第 5 圖與第 6 圖而得到最佳的瞭解。第 5 圖顯示根據本發明在舊版的 APM 作業系統中之電源暫停(suspend)程序。在步驟 501 中，一電源管理事件被偵測出。在步驟 502，APM 作業系統可經由 BIOS 所提供之軟體中斷介面 INT 15h 或電源管理事件以產生一系統管理中斷(SMI)，而通知 BIOS 有電源管理事件(系統管理中斷事件)發生。接下來的步驟 503 至步驟 507，其與之前第 3 圖的步驟 305 至步驟 309 之程式運作類似，故在此不加以贅述。第 6 圖顯示根據本發明在舊版的 APM 作業系統中之電源回復程序。關於第 6 圖的流程圖所示範之舊版 APM 作業系統之電源回復程序，其與第 4 圖的流程圖所示範之 ACPI 作業系統之電源回復程序相類似，故在此亦不加以贅述。

根據本發明之電源管理程序，其獨特的特徵在於在系統管理模式下進行電源管理作業時，於 BIOS 唯讀記憶體上之一預定的記憶位址區段執行同步化處理器與系統隨機存取記憶體操作頻率的服務程式。利用在 BIOS 唯讀記憶體上執行同步化處理器與系統隨機存取記憶體操作頻率的服務程式，而非在系統隨機存取記憶體上執行的方法，可確保系統隨機存取記憶體的的操作頻率在電源管理程序期間

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(14)

會隨時與處理器的頻率一致，更進一步地可增加 BIOS 在進行電源管理程序的穩定度，減少電腦系統的當機次數。

綜上所述，雖然本發明之電源管理程序已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

1. 一種電源管理程序，用以控制一電腦系統之一電源狀態，該電腦系統包含一處理器、一晶片組、一系統隨機存取記憶體以及一基本輸入輸出系統(BIOS)唯讀記憶體，其中該基本輸入輸出系統唯讀記憶體包含用以起始化該電腦系統之一基本輸入輸出系統程式，該電源管理程序包含：

偵測一電源管理事件是否發生；

於電源管理事件發生時，產生一系統中斷；

提供該系統隨機存取記憶體之一記憶空間之一第一記憶位址區段，以執行包含於該基本輸入輸出系統程式之該系統中斷之服務程式；

經由該基本輸入輸出系統程式，驅使該處理器於該系統隨機存取記憶體之該第一記憶位址區段上，執行與該系統隨機存取記憶體設定無關之該系統中斷之服務程式；

經由該基本輸入輸出系統程式，驅使該處理器於基本輸入輸出系統唯讀記憶體上之一記憶位址區段上，執行同步化該系統隨機存取記憶體之一操作頻率與該處理器之一操作頻率之該系統中斷之一服務程式；以及

執行電源管理控制命令以驅使該電腦系統進入一特定的睡眠狀態。

2. 如申請專利範圍第 1 項所述之電源管理程序，其中該電腦系統為一進階組態電源介面(ACPI)電腦系統。

3. 如申請專利範圍第 1 項所述之電源管理程序，其中該晶片組包含一晶片致能電路，其受該處理器控制而發出一訊號以致能該基本輸入輸出系統唯讀記憶體。

## 六、申請專利範圍

4. 如申請專利範圍第 1 項所述之電源管理程序，其中產生一系統中斷的步驟包含經由該晶片組發出一系統中斷控制訊號至該處理器的一步驟。

5. 如申請專利範圍第 1 項所述之電源管理程序，其中在產生該系統中斷前，該程序更包含下列步驟：

設定該電源管理控制命令於一特定的 I/O 地址上；  
以及

設定 I/O 陷阱於該特定的 I/O 位址上。

6. 如申請專利範圍第 1 項所述之電源管理程序，其中該晶片組更包含一解碼器，用以解碼出一系統隨機存取記憶體中之複數個記憶位址，以及一蔭影隨機存取記憶體控制暫存器，用以控制該解碼器之一解碼程序。

7. 如申請專利範圍第 6 項所述之電源管理程序，其中執行同步化該系統隨機存取記憶體之一操作頻率與該處理器之一操作頻率之一服務程式的步驟，包含以基本輸入輸出系統程式程式化該蔭影隨機存取記憶體控制暫存器，而致能該基本輸入輸出系統唯讀記憶體的一步驟。

8. 如申請專利範圍第 1 項所述之電源管理程序，更包含下列步驟：

偵測一喚醒事件是否發生；

於該喚醒事件發生時，起始化與規劃該處理器、  
該晶片組與該系統隨機存取記憶體；

產生一系統中斷；

經由該基本輸入輸出系統程式，驅使該處理器回復該

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

電腦系統之硬體狀態資訊；以及

離開該系統中斷。

9. 如申請專利範圍第 1 項所述之電源管理程序，其中該系統中斷為一系統控制中斷。

10. 如申請專利範圍第 2 項所述之電源管理程序，其中該特定的睡眠狀態為一 S3 睡眠狀態。

11. 一種電源管理程序，用以控制一電腦系統之一電源狀態，該電腦系統包含一處理器、一晶片組、一系統隨機存取記憶體以及一基本輸入輸出系統(BIOS)唯讀記憶體，其中該基本輸入輸出系統唯讀記憶體包含用以起始化該電腦系統之一基本輸入輸出系統程式，該電源管理程序包含：

偵測一電源管理事件是否發生；

於該電源管理事件發生時，以該基本輸入輸出系統所提供之一軟體中斷介面產生一系統中斷；

提供該系統隨機存取記憶體之一記憶空間之一第一記憶位址區段，以執行包含於該基本輸入輸出系統程式之該系統中斷之服務程式；

經由該基本輸入輸出系統程式，驅使該處理器於該系統隨機存取記憶體之該第一記憶位址區段上，執行與該系統隨機存取記憶體設定無關之該系統中斷之服務程式；

經由該基本輸入輸出系統程式，驅使該處理器於基本輸入輸出系統唯讀記憶體上之一記憶位址區段上，執行同步化該系統隨機存取記憶體之一操作頻率與該處理器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

之一操作頻率之該系統中斷之一服務程式；以及

執行電源管理控制命令以驅使該電腦系統進入一特定的睡眠狀態。

12. 如申請專利範圍第 11 項所述之電源管理程序，其中該電腦系統為一進階電源管理(APM)電腦系統。

13. 如申請專利範圍第 11 項所述之電源管理程序，其中該晶片組包含一晶片致能電路，其受該處理器控制而發出一訊號以致能該基本輸入輸出系統唯讀記憶體。

14. 如申請專利範圍第 11 項所述之電源管理程序，其中產生一系統中斷的步驟包含經由該晶片組發出一系統中斷控制訊號至該處理器的一步驟。

15. 如申請專利範圍第 11 項所述之電源管理程序，其中該晶片組更包含一解碼器，用以解碼出一系統隨機存取記憶體中之複數個記憶位址，以及一蔭影隨機存取記憶體控制暫存器，用以控制該解碼器之一解碼程序。

16. 如申請專利範圍第 15 項所述之電源管理程序，其中執行同步化該系統隨機存取記憶體之一操作頻率與該處理器之一操作頻率之一服務程式的步驟，包含以基本輸入輸出系統程式程式化該蔭影隨機存取記憶體控制暫存器，而致能該基本輸入輸出系統唯讀記憶體的一步驟。

17. 如申請專利範圍第 11 項所述之電源管理程序，更包含下列步驟：

偵測一喚醒事件是否發生；

於該喚醒事件發生時，起始化與規劃該處理器、

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線



## 六、申請專利範圍

該晶片組與該系統隨機存取記憶體；

產生一系統中斷；

經由該基本輸入輸出系統程式，驅使該處理器回復該電腦系統之硬體狀態資訊；以及

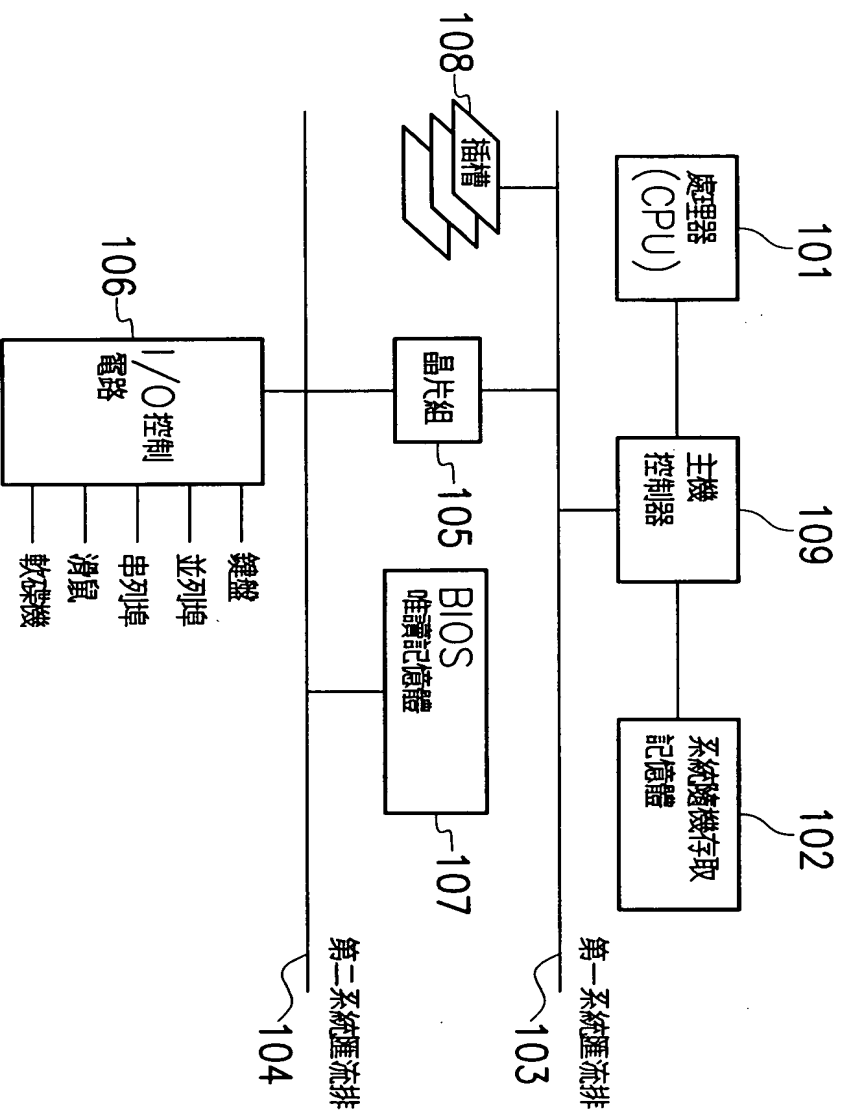
離開該系統中斷。

18. 如申請專利範圍第 11 項所述之電源管理程序，其中該系統中斷為一系統管理中斷。

19. 如申請專利範圍第 12 項所述之電源管理程序，其中該特定的睡眠狀態為一 STR 睡眠狀態。

(請先閱讀背面之注意事項再填寫本頁)

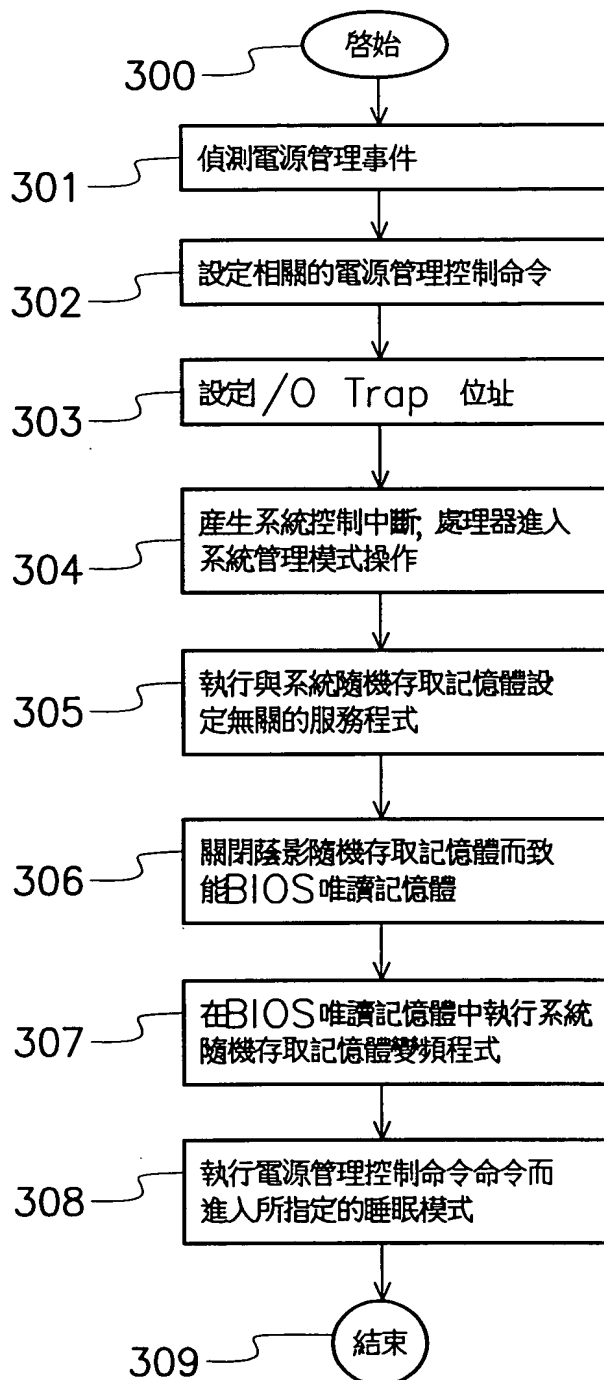
裝  
訂  
線



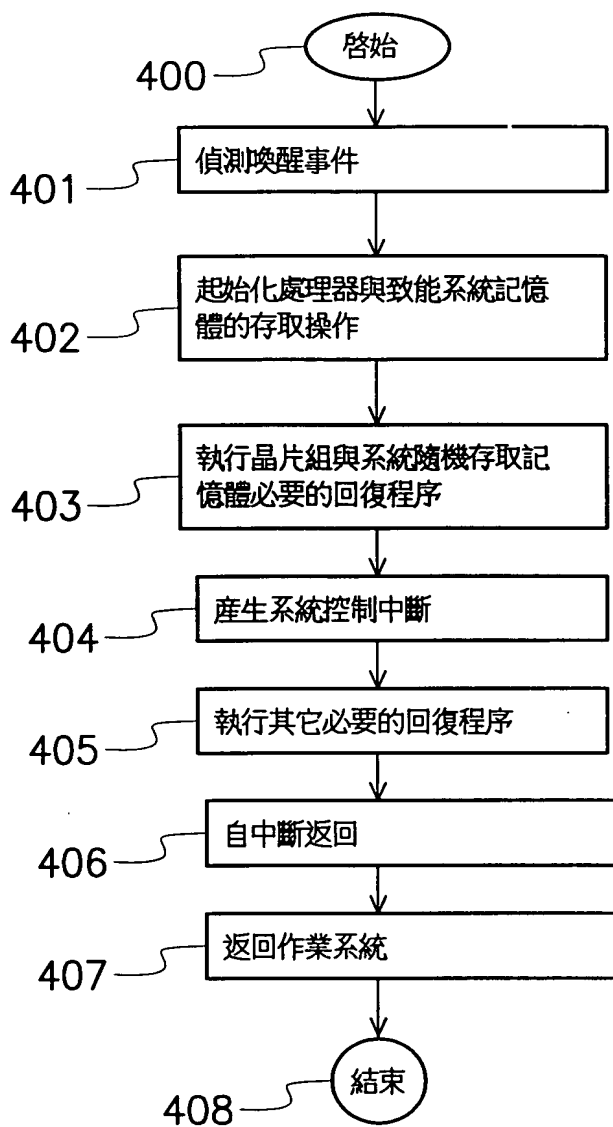
第 1 圖

4G 位元組	FFFFFFFFH	延伸記憶體	
	100000H		
1M 位元組	FFFFFFH	BIOS	} F 區段
	F0000H		
	FFFFFFH	保留	} A/B 區段
	E0000H		
	DFFFFH	保留	
	D0000H		
CFFFFH	視訊 BIOS		
C0000H			
640K 位元組	BFFFFH	視訊隨機存取 記憶體(系統管 理隨機存取記憶體)	
	A0000H		
640K 位元組	9FFFFH	傳統記憶體	
	0		

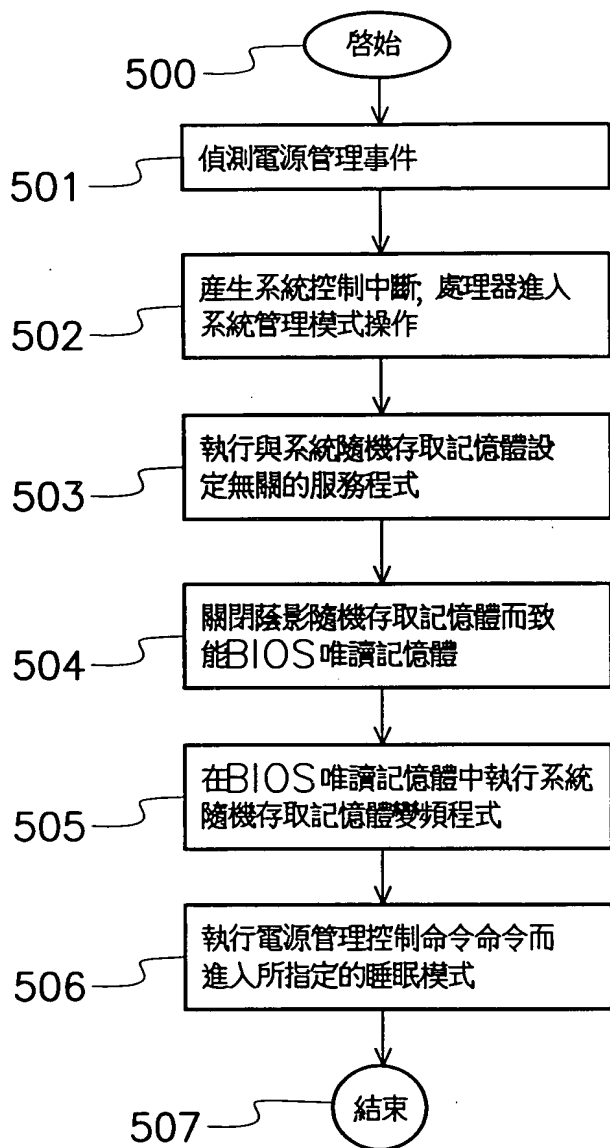
第 2 圖



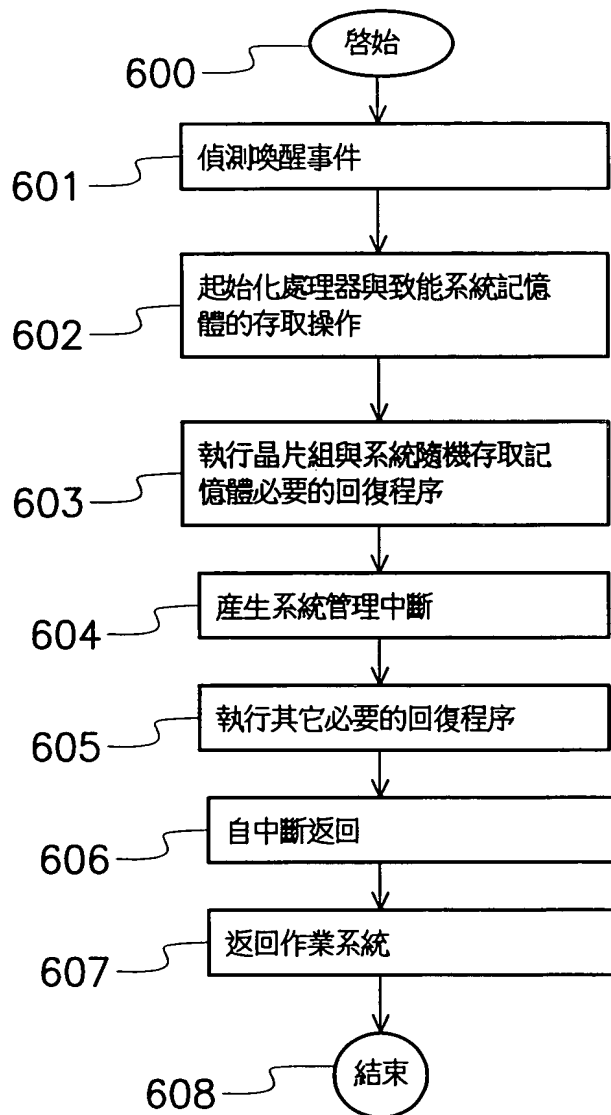
第 3 圖



第 4 圖



第 5 圖



第 6 圖